



IEC 62386-101

Edition 2.1 2018-05
CONSOLIDATED VERSION

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**Digital addressable lighting interface –
Part 101: General requirements – System components**

**Interface d'éclairage adressable numérique –
Partie 101: Exigences générales – Composants de système**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 29.140.50; 29.140.99

ISBN 978-2-8322-5753-1

**Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

REDLINE VERSION

VERSION REDLINE



**Digital addressable lighting interface –
Part 101: General requirements – System components**

**Interface d'éclairage adressable numérique –
Partie 101: Exigences générales – Composants de système**

CONTENTS

FOREWORD.....	7
INTRODUCTION.....	9
1 Scope.....	10
2 Normative references	10
3 Terms and definitions	10
4 General	15
4.1 Purpose	15
4.2 Version number	15
4.3 System structure and architecture.....	16
4.4 System information flow	16
4.5 Command types	17
4.6 Bus units.....	17
4.6.1 Transmitters and receivers in bus units.....	17
4.6.2 Control gear	18
4.6.3 Input device.....	18
4.6.4 Single master application controller	18
4.6.5 Multi-master application controller	19
4.6.6 Sharing an interface	19
4.7 Bus power supply and load calculations	20
4.7.1 Current demand coverage	20
4.7.2 Maximum signal current compliance	20
4.7.3 Simplified system calculation	20
4.8 Wiring	20
4.8.1 Wiring structure	20
4.8.2 Wiring specification	20
4.9 Insulation	21
4.10 Earthing of the bus.....	21
4.11 Power interruptions at bus units.....	21
4.11.1 Different levels of power interruptions.....	21
4.11.2 Short power interruptions of external power supply.....	21
4.11.3 External power cycle	22
4.11.4 Short interruptions of bus power supply	22
4.11.5 Bus power down	22
4.11.6 System start-up timing	22
5 Electrical specification	24
5.1 General.....	24
5.2 Marking of the interface	24
5.3 Capacitors between the interface and earth	24
5.4 Signal voltage rating	24
5.5 Signal current rating.....	25
5.6 Marking of bus powered bus unit.....	25
5.7 Signal rise time and fall time	26
6 Bus power supply	27
6.1 General.....	27
6.2 Marking of the bus power supply terminals.....	27
6.3 Capacitors between the interface and earth	27

6.4	Voltage rating	27
6.5	Current rating.....	28
6.5.1	General current rating.....	28
6.5.2	Single bus power supply current rating	28
6.5.3	Integrated bus power supply current rating	28
6.5.4	Dynamic behaviour of the bus power supply	28
6.6	Bus power supply timing requirements	30
6.6.1	Short power supply interruptions.....	30
6.6.2	Short circuit behaviour.....	30
7	Transmission protocol structure	31
7.1	General.....	31
7.2.1	Start bit and data bit encoding	31
7.2	Bit encoding.....	31
7.2.2	Stop condition encoding	31
7.3	Frame description	31
7.4	Frame types.....	32
7.4.1	16 bit forward frame.....	32
7.4.2	24 bit forward frame.....	32
7.4.3	Reserved forward frame	32
7.4.4	Backward frame.....	32
7.4.5	Proprietary forward frames	32
8	Timing	33
8.1	Transmitter timing.....	33
8.1.1	Transmitter bit timing	33
8.1.2	Transmitter frame sequence timing	33
8.2	Receiver timing.....	34
8.2.1	Receiver bit timing.....	34
8.2.2	Receiver bit timing violation	35
8.2.3	Receiver frame size violation	36
8.2.4	Receiver frame sequence timing.....	36
8.2.5	Reception of backward frames.....	37
8.3	Multi-master transmitter timing.....	37
8.3.1	Multi-master transmitter bit timing.....	37
8.3.2	Multi-master transmitter frame sequence timing.....	37
9	Method of operation.....	38
9.8	Dealing with frames and commands	38
9.8.1	General	38
9.8.2	Frame received or rejected	39
9.8.3	Frame accepted or ignored.....	39
9.8.4	Command accepted or ignored	39
9.8.5	Command executed or discarded.....	39
9.1	Collision avoidance, collision detection and collision recovery	40
9.1.1	General	40
9.1.2	Collision avoidance.....	40
9.1.3	Collision detection	40
9.1.4	Collision recovery	42
9.2	Transactions	43
9.3	Send-twice forward frames and send-twice commands	43

9.4	Command iteration.....	44
9.5	Usage of a shared interface	44
9.5.1	General	44
9.5.2	Backward frames	45
9.5.3	Forward frames	45
9.6	Use of multiple bus power supplies	45
9.7	Command execution	45
10	Declaration of variables	45
11	Definition of commands	46
12	Test procedures	46
12.1	General notes on test.....
12.1.1	 Abbreviations.....
12.1.2	 Ambient temperature
12.1.3	 External power supply voltage and frequency
12.1.4	 Measurement requirements
12.1.5	 Test signal generators and bus voltage sources
12.1.6	 Deviation from documentation
12.1.7	 Test setup
12.1.8	 Notation.....
12.2	General interface tests.....
12.2.1	 Label and literature check.....
12.2.2	 Interface marking check.....
12.2.3	 Bus powered bus unit marking check.....
12.2.4	 Bus power supply marking check.....
12.2.5	 Insulation test.....
12.2.6	 Capacitor check.....
12.3	Bus power supply tests
12.3.1	 Voltage rating test
12.3.2	 Voltage rise time test
12.3.3	 Current rating test.....
12.3.4	 Dynamic behaviour test
12.3.5	 Power-on open circuit test
12.3.6	 Power-on timing test.....
12.3.7	 Power supply short interruptions test
12.3.8	 Power supply short circuit test.....
12.3.9	 Power supply current consumption test.....
12.4	Control device tests
12.5	Control gear tests
Annex A (informative)	Background information for systems.....	70
A.1	Wiring information.....	70
A.2	System architectures	71
A.2.1	General	71
A.2.2	Single master architecture	71
A.2.3	Multi-master architecture with one application controller	72
A.2.4	Multi-master architecture with more than one application controller	73
A.2.5	Multi-master architecture with integrated input device.....	74
A.2.6	Multi-master architecture with integrated input device and power supply.....	75
A.3	Collision detection	76

A.4	Timing definition explanations	77
A.4.1	General	77
A.4.2	Receiver timing.....	77
A.4.3	Transmitter timing.....	77
A.4.4	Grey areas	78
A.5	Maximum current consumption calculation explanation	78
A.5.1	Single bus power supply	78
A.5.2	Multiple bus power supplies.....	79
A.5.3	Redundant bus power supplies	80
A.6	Communication layer overview.....	81
A.6.1	General	81
A.6.2	Physical layer	81
A.6.3	Data link layer	81
A.6.4	Network layer	81
A.6.5	Transport layer	82
A.6.6	Session layer.....	82
A.6.7	Presentation layer	82
A.6.8	Application layer.....	82
A.7	Effects on combining version number 1 and version number 2.y devices.....	82
	Bibliography.....	83
	Figure 1 – IEC 62386 graphical overview	9
	Figure 2 – System structure example	16
	Figure 3 – Communication between bus units (example).....	17
	Figure 4 – Example of a shared interface.....	19
	Figure 5 – Start up timing example	23
	Figure 6 – Maximum signal rise and fall time measurements.....	26
	Figure 7 – Minimum signal rise and fall time measurements.....	27
	Figure 8 – Bus power supply current behaviour.....	29
	Figure 9 – Bus power supply voltage behaviour	30
	Figure 10 – Frame example	31
	Figure 11 – Bi-phase encoded bits.....	31
	Figure 12 – Bit timing example.....	33
	Figure 13 – Settling time illustration	33
	Figure 14 – Receiver timing decision example	35
	Figure 15 – Collision detection timing decision example.....	42
	Figure 16 – Collision recovery example.....	43
	Figure 17 – Current rating test signal.....	
	Figure 18 – Dynamic behaviour test setup	
	Figure 19 – Dynamic behaviour test signal.....	
	Figure 20 – Dealing with frames and commands	39
	Figure A.1 – Single master architecture example	72
	Figure A.2 – Multi-master architecture example with one application controller	73
	Figure A.3 – Multi-master architecture example with two application controllers.....	74
	Figure A.4 – Multi-master architecture example with integrated input device	75

Figure A.5 – Multi-master architecture example with integrate input device and bus power supply	76
Figure A.6 – Collision detection timing diagram.....	77
Figure A.7 – Transmitter and receiver timing illustration.....	78
Figure A.8 – Bus power supply current values.....	79
Figure A.9 – Current demand coverage.....	79
Figure A.10 – Combination of 4 bus power supplies.....	80
Figure A.11 – Redundant bus power supplies	80
Table 1 – System components	16
Table 2 – Transmitters and receivers in bus units	18
Table 3 – Power-interruption timing of external power.....	21
Table 4 – Power-interruption timing of bus power.....	21
Table 5 – Short power interruptions	22
Table 6 – Start-up timing.....	23
Table 7 – System voltage levels.....	24
Table 8 – Receiver voltage levels	25
Table 9 – Transmitter voltage levels	25
Table 10 – Current rating	25
Table 11 – Signal rise and fall times	26
Table 12 – Bus power supply output voltage	28
Table 13 – Bus power supply current rating	28
Table 14 – Bus power supply dynamic behaviour	29
Table 15 – Short circuit timing behaviour	30
Table 16 – Transmitter bit timing.....	33
Table 17 – Transmitter settling time values	34
Table 18 – Receiver timing starting at the beginning of a logical bit	35
Table 19 – Receiver timing starting at an edge inside of a logical bit	35
Table 20 – Receiver settling time values	36
Table 21 – Multi-master transmitter bit timing.....	37
Table 22 – Multi-master transmitter settling time values.....	38
Table 23 – Checking a logical bit, starting at an edge at the beginning of the bit.....	41
Table 24 – Checking a logical bit, starting at an edge inside the bit	41
Table 25 – Collision recovery timing	42
Table 26 – Transmitter command iteration timing.....	44
Table 27 – Receiver command iteration timing.....	44
Table 28 – Function call keywords.....
Table 29 – Defined operators.....
Table A.1 – Maximum cable length	71
Table A.2 – OSI layer model of IEC 62386.....	81
Table A.3 – Effects on combining version number 1 and version number 2.y devices.....	82

INTERNATIONAL ELECTROTECHNICAL COMMISSION

DIGITAL ADDRESSABLE LIGHTING INTERFACE –

**Part 101: General requirements –
System components**

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

This consolidated version of the official IEC Standard and its amendment has been prepared for user convenience.

IEC 62386-101 edition 2.1 contains the second edition (2014-11) [documents 34C/1098/FDIS and 34C/1111/RVD] and its amendment 1 (2018-05) [documents 34/418/CDV and 34/502/RVC].

In this Redline version, a vertical line in the margin shows where the technical content is modified by amendment 1. Additions are in green text, deletions are in strikethrough red text. A separate Final version with all changes accepted is available in this publication.

International Standard IEC 62386-101 has been prepared by subcommittee 34C: Auxiliaries for lamps, of IEC technical committee 34: Lamps and related equipment.

This second edition constitutes a technical revision.

This edition includes the following significant technical changes with respect to the previous edition:

- a) collection of all bus timing requirements defined in IEC 62386-101:2009 and IEC 62386-102:2009 and rework of the timing requirements to facilitate the preparation of a future control devices standard, taking particular account of the requirements for multi-master systems. The 10 % tolerances have been replaced by minimum and maximum timing values;
- b) integration of multi-master timing requirements;
- c) extension of the defined forward frames;
- d) addition of wiring requirements;
- e) improvement of the bus power supply requirements;
- f) improvement of test sequences and description of the test sequences in the form of pseudo code instead of flow charts.

This Part 101 is intended to be used in conjunction with:

- Part 102, which contains general requirements for the relevant product type (control gear), and with the appropriate Part 2xx (particular requirements for control gear);
- Part 103, which contains general requirements for the relevant product type (control devices), and the appropriate Part 3xx (particular requirements for control devices).

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all parts of the IEC 62386 series, under the general title: *Digital addressable lighting interface*, can be found on the IEC website

The committee has decided that the contents of the base publication and its amendment will remain unchanged until the stability date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IMPORTANT – The 'colour inside' logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

INTRODUCTION

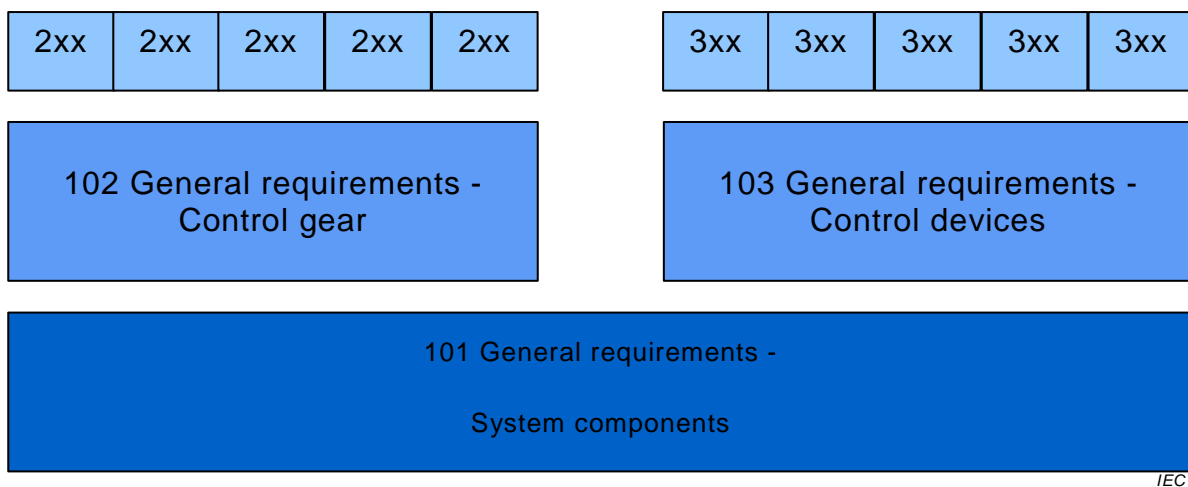
IEC 62386 contains several parts, referred to as series. The 1xx series includes the basic specifications. Part 101 contains general requirements for system components, Part 102 extends this information with general requirements for control gear and Part 103 extends it further with general requirements for control devices.

The 2xx parts extend the general requirements for control gear with lamp specific extensions (mainly for backward compatibility with Edition 1 of IEC 62386) and with control gear specific features.

The 3xx parts extend the general requirements for control devices with input device specific extensions describing the instance types as well as some common features that can be combined with multiple instance types.

This second edition of IEC 62386-101 is ~~published~~ intended to be used in conjunction with IEC 62386-102:2014 and IEC 62386-102:2014/AMD1:— and with the various parts that make up the IEC 62386-2xx series for control gear, together with IEC 62386-103:2014 and IEC 62386-103:2014/AMD1:— and the various parts that make up the IEC 62386-3xx series of particular requirements for control devices. The division into separately published parts provides for ease of future amendments and revisions. Additional requirements will be added as and when a need for them is recognised.

The setup of the standard is graphically represented in Figure 1 below.



IEC

Figure 1 – IEC 62386 graphical overview

When this part of IEC 62386 refers to any of the clauses of the other two parts of the IEC 62386-1xx series, the extent to which such a clause is applicable and the order in which the tests are to be performed are specified. The other parts also include additional requirements, as necessary.

All numbers used in this International Standard are decimal numbers unless otherwise noted. Hexadecimal numbers are given in the format 0xVV, where VV is the value. Binary numbers are given in the format XXXXXXXXb or in the format XXXX XXXX, where X is 0 or 1, "x" in binary numbers means "don't care".

DIGITAL ADDRESSABLE LIGHTING INTERFACE –

Part 101: General requirements – System components

1 Scope

This part of IEC 62386 is applicable to system components in a bus system for control by digital signals of electronic lighting equipment which is in line with the requirements of IEC 61347 (all parts), with the addition of DC supplies. ~~This electronic lighting equipment should be in line with the requirements of IEC 61347, with the addition of d.c. supplies.~~

NOTE Tests in this standard are type tests. Requirements for testing individual bus units during production are not included.

2 Normative references

The following documents, ~~in whole or in part, are normatively referenced in this document and are indispensable for its application~~ are referred to in the text in such a way that some or all of their content constitutes requirements of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

~~IEC 61347 (all parts), Lamp controlgear~~

IEC 61347-1, *Lamp controlgear – Part 1: General and safety requirements*

IEC 62386-102:2014, *Digital addressable lighting interface – Part 102: General requirements – Control gear*

IEC 62386-102:2014/AMD1:—¹

IEC 62386-103:2014, *Digital addressable lighting interface – Part 103: General requirements – Control devices*

IEC 62386-103:2014/AMD1:—²

IEC 61000-4-11, *Electromagnetic compatibility (EMC) – Part 4-11: Testing and measurement techniques – Voltage dips, short interruptions and voltage variations immunity tests*

¹ Under preparation. Stage at the time of publication: IEC DECFDIS 62386-102/AMD1:2018.

² Under preparation. Stage at the time of publication: IEC RFDIS 62386-103/AMD1:2018.

SOMMAIRE

AVANT-PROPOS.....	90
INTRODUCTION.....	93
1 Domaine d'application	94
2 Références normatives	94
3 Termes et définitions	94
4 Généralités.....	100
4.1 Objet.....	100
4.2 Numéro de version.....	100
4.3 Structure et architecture de système.....	100
4.4 Flux d'informations du système	101
4.5 Types de commande.....	102
4.6 Unités de bus.....	102
4.6.1 Émetteurs et récepteurs dans les unités de bus.....	102
4.6.2 Appareillage de commande.....	103
4.6.3 Dispositif d'entrée.....	103
4.6.4 Contrôleur d'application à un seul maître.....	103
4.6.5 Contrôleur d'application à plusieurs maîtres	104
4.6.6 Partage d'une interface.....	104
4.7 Alimentation électrique du bus et calculs de la charge	105
4.7.1 Couverture de la demande de courant	105
4.7.2 Conformité du courant de signal maximal	106
4.7.3 Simplification des calculs dans le système.....	106
4.8 Câblage	106
4.8.1 Structure du câblage	106
4.8.2 Spécification du câblage.....	106
4.9 Isolation.....	106
4.10 Mise à la terre du bus	106
4.11 Coupures d'alimentation dans les unités de bus.....	107
4.11.1 Différents niveaux de coupures d'alimentation	107
4.11.2 Coupures de courte durée de l'alimentation électrique externe	107
4.11.3 Cycle d'alimentation externe.....	108
4.11.4 Coupures de courte durée de l'alimentation électrique du bus	108
4.11.5 Mise hors tension du bus	108
4.11.6 Cadencement du démarrage du système	108
5 Spécification électrique.....	110
5.1 Généralités	110
5.2 Marquage de l'interface	111
5.3 Condensateurs entre l'interface et la terre	111
5.4 Caractéristiques assignées de tension de signal	111
5.5 Caractéristiques assignées de courant de signal.....	112
5.6 Marquage de l'unité de bus alimentée par le bus	112
5.7 Temps de montée et temps de descente du signal.....	112
6 Alimentation électrique du bus.....	114
6.1 Généralités	114
6.2 Marquage des bornes de l'alimentation électrique du bus	114
6.3 Condensateurs entre l'interface et la terre	115

6.4	Caractéristiques assignées de tension	115
6.5	Caractéristiques assignées de courant.....	115
6.5.1	Généralités	115
6.5.2	Caractéristiques assignées de courant de l'alimentation électrique unique du bus.....	116
6.5.3	Caractéristiques assignées de courant de l'alimentation électrique intégrée du bus.....	116
6.5.4	Comportement dynamique de l'alimentation électrique du bus	116
6.6	Exigences de cadencement de l'alimentation électrique du bus	118
6.6.1	Coupures de courte durée de l'alimentation électrique.....	118
6.6.2	Comportement en court circuit.....	118
7	Structure du protocole de transmission	118
7.1	Généralités	118
7.2	Codage de bits.....	119
7.2.1	Codage du bit de départ et du bit d'information.....	119
7.2.2	Codage de l'état d'arrêt	119
7.3	Description des trames	119
7.4	Types de trames	120
7.4.1	Trame en avant de 16 bits	120
7.4.2	Trame en avant de 24 bits	120
7.4.3	Trame en avant réservée	120
7.4.4	Trame en arrière.....	120
7.4.5	Trames en avant propriétaires	120
8	Cadencement	121
8.1	Cadencement de l'émetteur	121
8.1.1	Cadencement des bits de l'émetteur	121
8.1.2	Cadencement de séquence de trame de l'émetteur.....	121
8.2	Cadencement du récepteur	122
8.2.1	Cadencement des bits du récepteur.....	122
8.2.2	Violation du cadencement des bits du récepteur	124
8.2.3	Violation de taille de trame du récepteur.....	124
8.2.4	Cadencement de séquence de trame du récepteur	124
8.2.5	Réception des trames en arrière	125
8.3	Cadencement de l'émetteur à plusieurs maîtres.....	125
8.3.1	Cadencement des bits de l'émetteur à plusieurs maîtres	125
8.3.2	Cadencement de séquence de trame de l'émetteur à plusieurs maîtres	126
9	Mode de fonctionnement	127
9.8	Traitement des trames et commandes.....	127
9.8.1	Généralités	127
9.8.2	Trame reçue ou rejetée	127
9.8.3	Trame acceptée ou ignorée	127
9.8.4	Commande acceptée ou ignorée.....	128
9.8.5	Commande exécutée ou rejetée	128
9.1	Évitement de collisions, détection de collisions et récupération en cas de collision	128
9.1.1	Généralités	128
9.1.2	Évitement des collisions	128
9.1.3	Détection des collisions	129
9.1.4	Récupération en cas de collision	130

9.2	Transactions	132
9.3	Trames en avant double envoi et commandes double envoi	132
9.4	Itération des commandes	133
9.5	Utilisation d'une interface partagée	134
9.5.1	Généralités	134
9.5.2	Trames en arrière	134
9.5.3	Trames en avant	134
9.6	Utilisation de plusieurs alimentations électriques du bus	134
9.7	Exécution des commandes	134
10	Déclaration de variables	135
11	Définition des commandes	135
12	Procédures d'essai	135
12.1	Notes générales relatives à l'essai	135
12.1.1	Abréviations	135
12.1.2	Température ambiante	135
12.1.3	Tension et fréquence de l'alimentation électrique externe	135
12.1.4	Exigences de mesure	135
12.1.5	Générateurs de signal d'essai et sources de tension du bus	135
12.1.6	Écart par rapport à la documentation	135
12.1.7	Montage d'essai	135
12.1.8	Notation	135
12.2	Essais généraux de l'interface	135
12.2.1	Contrôle de l'étiquette et de la documentation	135
12.2.2	Contrôle du marquage de l'interface	135
12.2.3	Contrôle du marquage des unités de bus alimentées par le bus	135
12.2.4	Contrôle du marquage de l'alimentation électrique du bus	135
12.2.5	Essai d'isolation	135
12.2.6	Contrôle du condensateur	135
12.3	Essais de l'alimentation électrique du bus	135
12.3.1	Essai des caractéristiques assignées de tension	135
12.3.2	Essai du temps de montée de la tension	135
12.3.3	Essai des caractéristiques assignées du courant	135
12.3.4	Essai de comportement dynamique	135
12.3.5	Essai en circuit ouvert de mise sous tension	135
12.3.6	Essai de cadencement de mise sous tension	135
12.3.7	Essai de coupures de courte durée de l'alimentation électrique	135
12.3.8	Essai en court-circuit de l'alimentation électrique	135
12.3.9	Essai de consommation de courant de l'alimentation électrique	135
12.4	Essais des dispositifs de commande	135
12.5	Essais des appareillages de commande	135
Annexe A (informative)	Informations de base pour les systèmes	162
A.1	Informations sur le câblage	162
A.2	Architectures de système	163
A.2.1	Généralités	163
A.2.2	Architecture à un seul maître	163
A.2.3	Architecture à plusieurs maîtres avec un contrôleur d'application	164
A.2.4	Architecture à plusieurs maîtres avec plus d'un contrôleur d'application	165
A.2.5	Architecture à plusieurs maîtres avec un dispositif d'entrée intégré	166

A.2.6	Architecture à plusieurs maîtres avec dispositif d'entrée et alimentation électrique intégrés	167
A.3	Détection des collisions	168
A.4	Explications des définitions de cadencement	170
A.4.1	Généralités	170
A.4.2	Cadencement du récepteur	170
A.4.3	Cadencement de l'émetteur	170
A.4.4	Zones grisées	170
A.5	Explication du calcul de la consommation de courant maximale	171
A.5.1	Alimentation électrique unique du bus	171
A.5.2	Alimentations électriques multiples du bus	173
A.5.3	Alimentations électriques redondantes du bus	173
A.6	Présentation générale des couches de communication	174
A.6.1	Généralités	174
A.6.2	Couche physique	175
A.6.3	Couche liaison de données	175
A.6.4	Couche réseau	175
A.6.5	Couche transport	176
A.6.6	Couche session	176
A.6.7	Couche présentation	176
A.6.8	Couche application	176
A.7	Effets de la combinaison des versions 1 et 2.y des dispositifs	176
	Bibliographie	178
	Figure 1 – Présentation graphique générale de l'IEC 62386	93
	Figure 2 – Exemple de structure de système	101
	Figure 3 – Communication entre les unités de bus (exemple)	102
	Figure 4 – Exemple d'une interface partagée	105
	Figure 5 – Exemple de cadencement du démarrage	110
	Figure 6 – Mesurages des temps maximums de montée et de descente du signal	113
	Figure 7 – Mesurages des temps minimums de montée et de descente du signal	114
	Figure 8 – Comportement du courant de l'alimentation électrique du bus	117
	Figure 9 – Comportement de la tension de l'alimentation électrique du bus	118
	Figure 10 – Exemple de trame	119
	Figure 11 – Bits à codage biphase	119
	Figure 12 – Exemple de cadencement de bits	121
	Figure 13 – Illustration de la durée d'établissement	122
	Figure 14 – Exemple de décision de cadencement du récepteur	124
	Figure 15 – Exemple de décision de cadencement de la détection des collisions	130
	Figure 16 – Exemple de récupération en cas de collision	132
	Figure 17 – Signal d'essai des caractéristiques assignées du courant	133
	Figure 18 – Montage d'essai de comportement dynamique	134
	Figure 19 – Signal d'essai de comportement dynamique	135
	Figure 20 – Traitement des trames et commandes	127
	Figure A.1 – Exemple d'architecture à un seul maître	164

Figure A.2 – Exemple d'architecture à plusieurs maîtres avec un contrôleur d'application	165
Figure A.3 – Exemple d'architecture à plusieurs maîtres avec deux contrôleurs d'application	166
Figure A.4 – Exemple d'architecture à plusieurs maîtres avec un dispositif d'entrée intégré	167
Figure A.5 – Exemple d'architecture à plusieurs maîtres avec dispositif d'entrée et alimentation électrique du bus intégrés	168
Figure A.6 – Chronogramme de détection des collisions	170
Figure A.7 – Illustration du cadencement de l'émetteur et du récepteur	171
Figure A.8 – Valeurs de courant de l'alimentation électrique du bus.....	172
Figure A.9 – Couverture de la demande de courant	172
Figure A.10 – Combinaison de 4 alimentations électriques du bus	173
Figure A.11 – Alimentations électriques redondantes du bus	174
Tableau 1 – Composants de système	100
Tableau 2 – Émetteurs et récepteurs dans les unités de bus.....	103
Tableau 3 – Cadencement de coupure de l'alimentation électrique externe.....	107
Tableau 4 – Cadencement de coupure de l'alimentation électrique du bus.....	107
Tableau 5 – Coupures d'alimentation de courte durée.....	107
Tableau 6 – Cadencement du démarrage.....	109
Tableau 7 – Niveaux de tension du système	111
Tableau 8 – Niveaux de tension du récepteur	111
Tableau 9 – Niveaux de tension de l'émetteur.....	112
Tableau 10 – Caractéristiques assignées de courant	112
Tableau 11 – Temps de montée et de descente du signal	113
Tableau 12 – Tension de sortie de l'alimentation électrique du bus.....	115
Tableau 13 – Caractéristiques assignées de courant de l'alimentation électrique du bus	115
Tableau 14 – Comportement dynamique de l'alimentation électrique du bus	116
Tableau 15 – Comportement de cadencement en court-circuit	118
Tableau 16 – Cadencement des bits de l'émetteur	121
Tableau 17 – Valeurs de la durée d'établissement de l'émetteur	122
Tableau 18 – Démarrage du cadencement du récepteur au début d'un bit logique	123
Tableau 19 – Démarrage du cadencement du récepteur au niveau d'un front à l'intérieur d'un bit logique.....	123
Tableau 20 – Valeurs de la durée d'établissement du récepteur.....	125
Tableau 21 – Cadencement des bits de l'émetteur à plusieurs maîtres	126
Tableau 22 – Valeurs de la durée d'établissement de l'émetteur à plusieurs maîtres	126
Tableau 23 – Vérification d'un bit logique, en commençant par un front au début du bit.....	129
Tableau 24 – Vérification d'un bit logique, en commençant par un front à l'intérieur du bit	129
Tableau 25 – Cadencement de la récupération en cas de collision.....	131
Tableau 26 – Cadencement de l'itération des commandes de l'émetteur.....	133
Tableau 27 – Cadencement de l'itération des commandes du récepteur	134

Tableau 28 – Mots clés des appels de fonctions	
Tableau 29 – Opérateurs définis	
Tableau A.1 – Longueur de câble maximale.....	163
Tableau A.2 – Modèle de couche OSI de l'IEC 62386	175
Tableau A.3 – Effets de la combinaison des versions 1 et 2.y des dispositifs	177

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

INTERFACE D'ÉCLAIRAGE ADRESSABLE NUMÉRIQUE –

Partie 101: Exigences générales – Composants de système

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

Cette version consolidée de la Norme IEC officielle et de son amendement a été préparée pour la commodité de l'utilisateur.

L'IEC 62386-101 édition 2.1 contient la deuxième édition (2014-11) [documents 34C/1098/FDIS et 34C/1111/RVD] et son amendement 1 (2018-05) [documents 34/418/CDV et 34/502/RVC].

Dans cette version Redline, une ligne verticale dans la marge indique où le contenu technique est modifié par l'amendement 1. Les ajouts sont en vert, les suppressions sont en rouge, barrées. Une version Finale avec toutes les modifications acceptées est disponible dans cette publication.

La Norme internationale IEC 62386-101 a été établie par le sous-comité 34C: Appareils auxiliaires pour lampes, du comité d'études 34 de l'IEC: Lampes et équipements associés.

Cette deuxième édition constitue une révision technique.

Cette édition inclut les modifications techniques majeures suivantes par rapport à l'édition précédente:

- a) collecte de toutes les exigences relatives au cadencement des bus définies dans l'IEC 62386-101:2009 et l'IEC 62386-102:2009 et reformulation des exigences relatives au cadencement pour faciliter l'élaboration d'une future norme de dispositifs de commande, en tenant notamment compte des exigences relatives aux systèmes à plusieurs maîtres. Les tolérances de 10 % ont été remplacées par des valeurs de cadencement minimales et maximales;
- b) intégration des exigences de cadencement de plusieurs maîtres;
- c) extension des trames en avant définies;
- d) ajout d'exigences relatives au câblage;
- e) amélioration des exigences relatives à l'alimentation électrique du bus;
- f) amélioration des séquences d'essai et description des séquences d'essai sous la forme d'un pseudo-code au lieu d'organigrammes.

La version française de cette norme n'a pas été soumise au vote.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

La présente Partie 101 est destinée à être utilisée conjointement avec la:

- Partie 102, qui contient les exigences générales pour le type de produit applicable (appareillage de commande), et avec la partie 2xx (exigences particulières pour l'appareillage de commande) appropriée
- Partie 103, qui contient les exigences générales pour le type de produit applicable (dispositifs de commande), et avec la partie 3xx (exigences particulières pour les dispositifs de commande) appropriée.

Une liste de toutes les parties de la série IEC 62386, publiées sous le titre général *Interface d'éclairage adressable numérique*, peut être consultée sur le site web de l'IEC.

Le comité a décidé que le contenu de la publication de base et de son amendement ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

IMPORTANT – Le logo "*colour inside*" qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

INTRODUCTION

L'IEC 62386 est composée de plusieurs parties désignées en référence en série. Les parties de la série 1xx constituent les spécifications de base. La Partie 101 contient les exigences générales relatives aux composants de système, la Partie 102 étend ces informations avec les exigences générales relatives aux appareillages de commande et la Partie 103 étend ces informations avec les exigences générales relatives aux dispositifs de commande.

Les parties de la série 2xx étendent les exigences générales relatives aux appareillages de commande aux extensions spécifiques aux lampes (principalement pour la rétrocompatibilité avec l'Édition 1 de l'IEC 62386) et aux caractéristiques spécifiques aux appareillages de commande.

Les parties de la série 3xx étendent les exigences générales relatives aux dispositifs de commande aux extensions spécifiques aux dispositifs d'entrée décrivant les types d'instance ainsi que certaines caractéristiques communes qui peuvent être combinées à plusieurs types d'instance.

Cette deuxième édition de l'IEC 62386-101 est ~~publiée~~ destinée à être utilisée conjointement avec l'IEC 62386-102:2014 et l'IEC 62386-102:2014/AMD1:— et avec les ~~diverses différentes~~ parties qui composent la série IEC 62386-2xx relatives aux appareillages de commande, ainsi qu'avec l'IEC 62386-103:2014 et l'IEC 62386-103:2014/AMD1:— et les ~~diverses différentes~~ parties qui composent la série IEC 62386-3xx donnant des exigences particulières pour les dispositifs de commande. La présentation en parties publiées séparément facilitera les futurs amendements et révisions. Des exigences supplémentaires seront ajoutées si et quand le besoin en sera reconnu.

La Figure 1 ci-dessous illustre la configuration de la norme.

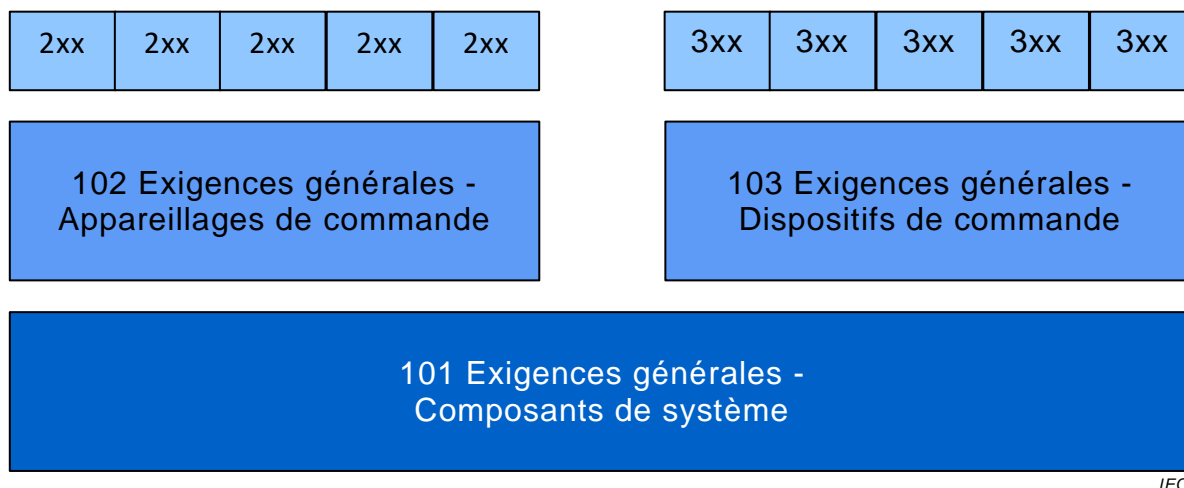


Figure 1 – Présentation graphique générale de l'IEC 62386

La présente partie de l'IEC 62386, tout en faisant référence à un article quelconque des deux autres parties de la série IEC 62386-1xx, spécifie la mesure dans laquelle un article s'applique et l'ordre dans lequel les essais sont à effectuer. Les parties contiennent également des exigences supplémentaires, s'il y a lieu.

Tous les nombres utilisés dans la présente Norme internationale sont des nombres décimaux, sauf indication contraire. Les nombres hexadécimaux sont donnés dans le format 0xVV, où VV est la valeur. Les nombres binaires sont donnés dans le format XXXXXXXXb ou dans le format XXXX XXXX, où X est 0 ou 1; "x" dans les nombres binaires signifie que "la valeur n'a pas d'influence".

INTERFACE D'ÉCLAIRAGE ADRESSABLE NUMÉRIQUE –

Partie 101: Exigences générales – Composants de système

1 Domaine d'application

La présente partie de l'IEC 62386 est applicable aux composants de système dans un système à bus pour la commande par des signaux numériques des appareils d'éclairage électroniques conformes aux exigences de l'IEC 61347 (toutes les parties), en ajoutant les alimentations en courant continu. ~~Il convient que ces appareils d'éclairage électroniques satisfassent aux exigences de l'IEC 61347, avec en plus les alimentations en courant continu.~~

NOTE Les essais spécifiés dans la présente norme sont des essais de type. Les exigences relatives aux essais des unités de bus individuelles en cours de production ne sont pas incluses.

2 Références normatives

~~Les documents suivants sont cités en référence de manière normative, en intégralité ou en partie, dans le présent document et sont indispensables pour son application.~~ Les documents suivants cités dans le texte constituent, pour tout ou partie de leur contenu, des exigences du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

~~IEC 61347 (toutes les parties), Appareillages de lampes~~

IEC 61347-1, Appareillages de lampes – Partie 1: Exigences générales et exigences de sécurité

IEC 62386-102:2014, Interface d'éclairage adressable numérique – Partie 102: Exigences générales – Appareillage de commande
IEC 62386-102:2014/AMD1:—¹

IEC 62386-103:2014, Interface d'éclairage adressable numérique – Partie 103: Exigences générales – Dispositifs de commande
IEC 62386-103:2014/AMD1:—²

IEC 61000-4-11, Compatibilité électromagnétique (CEM) – Partie 4-11: Techniques d'essai et de mesure – Essais d'immunité aux creux de tension, coupures brèves et variations de tension

¹ En cours d'élaboration. Stade au moment de la publication: IEC DECFDIS 62386-102/AMD1:2018.

² En cours d'élaboration. Stade au moment de la publication: IEC RFDIS 62386-103/AMD1:2018.

FINAL VERSION

VERSION FINALE



**Digital addressable lighting interface –
Part 101: General requirements – System components**

**Interface d'éclairage adressable numérique –
Partie 101: Exigences générales – Composants de système**

CONTENTS

FOREWORD.....	7
INTRODUCTION.....	9
1 Scope.....	10
2 Normative references	10
3 Terms and definitions	10
4 General	15
4.1 Purpose	15
4.2 Version number	15
4.3 System structure and architecture.....	16
4.4 System information flow	16
4.5 Command types	17
4.6 Bus units.....	17
4.6.1 Transmitters and receivers in bus units.....	17
4.6.2 Control gear	18
4.6.3 Input device.....	18
4.6.4 Single master application controller	18
4.6.5 Multi-master application controller	19
4.6.6 Sharing an interface	19
4.7 Bus power supply and load calculations	20
4.7.1 Current demand coverage	20
4.7.2 Maximum signal current compliance	20
4.7.3 Simplified system calculation	20
4.8 Wiring	20
4.8.1 Wiring structure	20
4.8.2 Wiring specification	20
4.9 Insulation	21
4.10 Earthing of the bus.....	21
4.11 Power interruptions at bus units.....	21
4.11.1 Different levels of power interruptions.....	21
4.11.2 Short power interruptions of external power supply.....	21
4.11.3 External power cycle	22
4.11.4 Short interruptions of bus power supply	22
4.11.5 Bus power down	22
4.11.6 System start-up timing	22
5 Electrical specification	24
5.1 General.....	24
5.2 Marking of the interface	24
5.3 Capacitors between the interface and earth	24
5.4 Signal voltage rating	24
5.5 Signal current rating.....	25
5.6 Marking of bus powered bus unit.....	25
5.7 Signal rise time and fall time	26
6 Bus power supply	27
6.1 General.....	27
6.2 Marking of the bus power supply terminals.....	27
6.3 Capacitors between the interface and earth	27

6.4	Voltage rating	27
6.5	Current rating.....	28
6.5.1	General current rating.....	28
6.5.2	Single bus power supply current rating	28
6.5.3	Integrated bus power supply current rating	28
6.5.4	Dynamic behaviour of the bus power supply	28
6.6	Bus power supply timing requirements	30
6.6.1	Short power supply interruptions.....	30
6.6.2	Short circuit behaviour.....	30
7	Transmission protocol structure	31
7.1	General.....	31
7.2.1	Start bit and data bit encoding	31
7.2	Bit encoding.....	31
7.2.2	Stop condition encoding	31
7.3	Frame description	31
7.4	Frame types.....	32
7.4.1	16 bit forward frame.....	32
7.4.2	24 bit forward frame.....	32
7.4.3	Reserved forward frame	32
7.4.4	Backward frame.....	32
7.4.5	Proprietary forward frames	32
8	Timing	33
8.1	Transmitter timing.....	33
8.1.1	Transmitter bit timing	33
8.1.2	Transmitter frame sequence timing	33
8.2	Receiver timing.....	34
8.2.1	Receiver bit timing.....	34
8.2.2	Receiver bit timing violation	35
8.2.3	Receiver frame size violation	36
8.2.4	Receiver frame sequence timing.....	36
8.2.5	Reception of backward frames.....	36
8.3	Multi-master transmitter timing.....	37
8.3.1	Multi-master transmitter bit timing.....	37
8.3.2	Multi-master transmitter frame sequence timing.....	37
9	Method of operation.....	38
9.8	Dealing with frames and commands.....	38
9.8.1	General	38
9.8.2	Frame received or rejected	39
9.8.3	Frame accepted or ignored	39
9.8.4	Command accepted or ignored	39
9.8.5	Command executed or discarded.....	39
9.1	Collision avoidance, collision detection and collision recovery	40
9.1.1	General	40
9.1.2	Collision avoidance.....	40
9.1.3	Collision detection	40
9.1.4	Collision recovery	42
9.2	Transactions	43
9.3	Send-twice forward frames and send-twice commands	43

9.4	Command iteration.....	44
9.5	Usage of a shared interface	44
9.5.1	General	44
9.5.2	Backward frames	45
9.5.3	Forward frames	45
9.6	Use of multiple bus power supplies	45
9.7	Command execution	45
10	Declaration of variables	45
11	Definition of commands	46
12	Test procedures	46
Annex A (informative)	Background information for systems	47
A.1	Wiring information.....	47
A.2	System architectures	48
A.2.1	General	48
A.2.2	Single master architecture	48
A.2.3	Multi-master architecture with one application controller	49
A.2.4	Multi-master architecture with more than one application controller	50
A.2.5	Multi-master architecture with integrated input device.....	51
A.2.6	Multi-master architecture with integrated input device and power supply.....	52
A.3	Collision detection	53
A.4	Timing definition explanations	54
A.4.1	General	54
A.4.2	Receiver timing.....	54
A.4.3	Transmitter timing.....	54
A.4.4	Grey areas	55
A.5	Maximum current consumption calculation explanation	55
A.5.1	Single bus power supply	55
A.5.2	Multiple bus power supplies	56
A.5.3	Redundant bus power supplies	57
A.6	Communication layer overview.....	58
A.6.1	General	58
A.6.2	Physical layer	58
A.6.3	Data link layer	58
A.6.4	Network layer	58
A.6.5	Transport layer	59
A.6.6	Session layer.....	59
A.6.7	Presentation layer	59
A.6.8	Application layer.....	59
A.7	Effects on combining version number 1 and version number 2.y devices.....	59
Bibliography	60
Figure 1	– IEC 62386 graphical overview	9
Figure 2	– System structure example	16
Figure 3	– Communication between bus units (example).....	17
Figure 4	– Example of a shared interface.....	19
Figure 5	– Start up timing example	23
Figure 6	– Maximum signal rise and fall time measurements	26

Figure 7 – Minimum signal rise and fall time measurements.....	27
Figure 8 – Bus power supply current behaviour.....	29
Figure 9 – Bus power supply voltage behaviour	30
Figure 10 – Frame example	31
Figure 11 – Bi-phase encoded bits.....	31
Figure 12 – Bit timing example.....	33
Figure 13 – Settling time illustration	33
Figure 14 – Receiver timing decision example	35
Figure 15 – Collision detection timing decision example.....	42
Figure 16 – Collision recovery example.....	43
Figure 20 – Dealing with frames and commands	39
Figure A.1 – Single master architecture example	49
Figure A.2 – Multi-master architecture example with one application controller	50
Figure A.3 – Multi-master architecture example with two application controllers.....	51
Figure A.4 – Multi-master architecture example with integrated input device	52
Figure A.5 – Multi-master architecture example with integrate input device and bus power supply	53
Figure A.6 – Collision detection timing diagram.....	54
Figure A.7 – Transmitter and receiver timing illustration.....	55
Figure A.8 – Bus power supply current values.....	56
Figure A.9 – Current demand coverage.....	56
Figure A.10 – Combination of 4 bus power supplies	57
Figure A.11 – Redundant bus power supplies	57
Table 1 – System components	16
Table 2 – Transmitters and receivers in bus units	18
Table 3 – Power-interruption timing of external power.....	21
Table 4 – Power-interruption timing of bus power.....	21
Table 5 – Short power interruptions	22
Table 6 – Start-up timing.....	23
Table 7 – System voltage levels.....	24
Table 8 – Receiver voltage levels	25
Table 9 – Transmitter voltage levels	25
Table 10 – Current rating	25
Table 11 – Signal rise and fall times	26
Table 12 – Bus power supply output voltage	28
Table 13 – Bus power supply current rating	28
Table 14 – Bus power supply dynamic behaviour	29
Table 15 – Short circuit timing behaviour	30
Table 16 – Transmitter bit timing.....	33
Table 17 – Transmitter settling time values	34
Table 18 – Receiver timing starting at the beginning of a logical bit	35
Table 19 – Receiver timing starting at an edge inside of a logical bit	35

Table 20 – Receiver settling time values	36
Table 21 – Multi-master transmitter bit timing.....	37
Table 22 – Multi-master transmitter settling time values	38
Table 23 – Checking a logical bit, starting at an edge at the beginning of the bit.....	41
Table 24 – Checking a logical bit, starting at an edge inside the bit	41
Table 25 – Collision recovery timing	42
Table 26 – Transmitter command iteration timing	44
Table 27 – Receiver command iteration timing.....	44
Table A.1 – Maximum cable length	48
Table A.2 – OSI layer model of IEC 62386.....	58
Table A.3 – Effects on combining version number 1 and version number 2.y devices.....	59

INTERNATIONAL ELECTROTECHNICAL COMMISSION

DIGITAL ADDRESSABLE LIGHTING INTERFACE –

Part 101: General requirements – System components

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

This consolidated version of the official IEC Standard and its amendment has been prepared for user convenience.

IEC 62386-101 edition 2.1 contains the second edition (2014-11) [documents 34C/1098/FDIS and 34C/1111/RVD] and its amendment 1 (2018-05) [documents 34/418/CDV and 34/502/RVC].

This Final version does not show where the technical content is modified by amendment 1. A separate Redline version with all changes highlighted is available in this publication.

International Standard IEC 62386-101 has been prepared by subcommittee 34C: Auxiliaries for lamps, of IEC technical committee 34: Lamps and related equipment.

This second edition constitutes a technical revision.

This edition includes the following significant technical changes with respect to the previous edition:

- a) collection of all bus timing requirements defined in IEC 62386-101:2009 and IEC 62386-102:2009 and rework of the timing requirements to facilitate the preparation of a future control devices standard, taking particular account of the requirements for multi-master systems. The 10 % tolerances have been replaced by minimum and maximum timing values;
- b) integration of multi-master timing requirements;
- c) extension of the defined forward frames;
- d) addition of wiring requirements;
- e) improvement of the bus power supply requirements;
- f) improvement of test sequences and description of the test sequences in the form of pseudo code instead of flow charts.

This Part 101 is intended to be used in conjunction with:

- Part 102, which contains general requirements for the relevant product type (control gear), and with the appropriate Part 2xx (particular requirements for control gear);
- Part 103, which contains general requirements for the relevant product type (control devices), and the appropriate Part 3xx (particular requirements for control devices).

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all parts of the IEC 62386 series, under the general title: *Digital addressable lighting interface*, can be found on the IEC website

The committee has decided that the contents of the base publication and its amendment will remain unchanged until the stability date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IMPORTANT – The 'colour inside' logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

INTRODUCTION

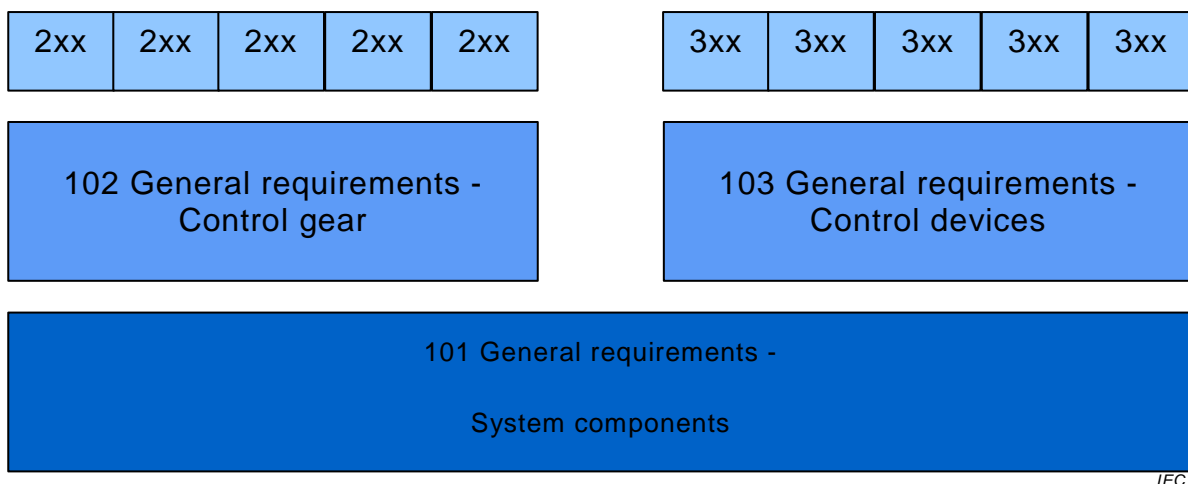
IEC 62386 contains several parts, referred to as series. The 1xx series includes the basic specifications. Part 101 contains general requirements for system components, Part 102 extends this information with general requirements for control gear and Part 103 extends it further with general requirements for control devices.

The 2xx parts extend the general requirements for control gear with lamp specific extensions (mainly for backward compatibility with Edition 1 of IEC 62386) and with control gear specific features.

The 3xx parts extend the general requirements for control devices with input device specific extensions describing the instance types as well as some common features that can be combined with multiple instance types.

This second edition of IEC 62386-101 is intended to be used in conjunction with IEC 62386-102:2014 and IEC 62386-102:2014/AMD1:— and with the various parts that make up the IEC 62386-2xx series for control gear, together with IEC 62386-103:2014 and IEC 62386-103:2014/AMD1:— and the various parts that make up the IEC 62386-3xx series of particular requirements for control devices. The division into separately published parts provides for ease of future amendments and revisions. Additional requirements will be added as and when a need for them is recognised.

The setup of the standard is graphically represented in Figure 1 below.



IEC

Figure 1 – IEC 62386 graphical overview

When this part of IEC 62386 refers to any of the clauses of the other two parts of the IEC 62386-1xx series, the extent to which such a clause is applicable and the order in which the tests are to be performed are specified. The other parts also include additional requirements, as necessary.

All numbers used in this International Standard are decimal numbers unless otherwise noted. Hexadecimal numbers are given in the format 0xVV, where VV is the value. Binary numbers are given in the format XXXXXXXXb or in the format XXXX XXXX, where X is 0 or 1, "x" in binary numbers means "don't care".

DIGITAL ADDRESSABLE LIGHTING INTERFACE –

Part 101: General requirements – System components

1 Scope

This part of IEC 62386 is applicable to system components in a bus system for control by digital signals of electronic lighting equipment which is in line with the requirements of IEC 61347 (all parts), with the addition of DC supplies.

NOTE Tests in this standard are type tests. Requirements for testing individual bus units during production are not included.

2 Normative references

The following documents are referred to in the text in such a way that some or all of their content constitutes requirements of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 61347-1, *Lamp controlgear – Part 1: General and safety requirements*

IEC 62386-102:2014, *Digital addressable lighting interface – Part 102: General requirements – Control gear*
IEC 62386-102:2014/AMD1:—¹

IEC 62386-103:2014, *Digital addressable lighting interface – Part 103: General requirements – Control devices*
IEC 62386-103:2014/AMD1:—²

IEC 61000-4-11, *Electromagnetic compatibility (EMC) – Part 4-11: Testing and measurement techniques – Voltage dips, short interruptions and voltage variations immunity tests*

¹ Under preparation. Stage at the time of publication: IEC DECFDIS 62386-102/AMD1:2018.

² Under preparation. Stage at the time of publication: IEC RFDIS 62386-103/AMD1:2018.

SOMMAIRE

AVANT-PROPOS.....	67
INTRODUCTION.....	69
1 Domaine d'application	70
2 Références normatives	70
3 Termes et définitions	70
4 Généralités.....	76
4.1 Objet.....	76
4.2 Numéro de version.....	76
4.3 Structure et architecture de système.....	76
4.4 Flux d'informations du système	77
4.5 Types de commande.....	78
4.6 Unités de bus.....	78
4.6.1 Émetteurs et récepteurs dans les unités de bus.....	78
4.6.2 Appareillage de commande.....	79
4.6.3 Dispositif d'entrée.....	79
4.6.4 Contrôleur d'application à un seul maître.....	79
4.6.5 Contrôleur d'application à plusieurs maîtres	80
4.6.6 Partage d'une interface.....	80
4.7 Alimentation électrique du bus et calculs de la charge	81
4.7.1 Couverture de la demande de courant	81
4.7.2 Conformité du courant de signal maximal	82
4.7.3 Simplification des calculs dans le système.....	82
4.8 Câblage	82
4.8.1 Structure du câblage	82
4.8.2 Spécification du câblage.....	82
4.9 Isolation.....	82
4.10 Mise à la terre du bus	82
4.11 Coupures d'alimentation dans les unités de bus.....	83
4.11.1 Différents niveaux de coupures d'alimentation	83
4.11.2 Coupures de courte durée de l'alimentation électrique externe	83
4.11.3 Cycle d'alimentation externe.....	84
4.11.4 Coupures de courte durée de l'alimentation électrique du bus	84
4.11.5 Mise hors tension du bus	84
4.11.6 Cadencement du démarrage du système	84
5 Spécification électrique.....	86
5.1 Généralités	86
5.2 Marquage de l'interface	87
5.3 Condensateurs entre l'interface et la terre	87
5.4 Caractéristiques assignées de tension de signal	87
5.5 Caractéristiques assignées de courant de signal.....	88
5.6 Marquage de l'unité de bus alimentée par le bus	88
5.7 Temps de montée et temps de descente du signal.....	88
6 Alimentation électrique du bus.....	90
6.1 Généralités	90
6.2 Marquage des bornes de l'alimentation électrique du bus	90
6.3 Condensateurs entre l'interface et la terre	91

6.4	Caractéristiques assignées de tension	91
6.5	Caractéristiques assignées de courant.....	91
6.5.1	Généralités	91
6.5.2	Caractéristiques assignées de courant de l'alimentation électrique unique du bus.....	92
6.5.3	Caractéristiques assignées de courant de l'alimentation électrique intégrée du bus.....	92
6.5.4	Comportement dynamique de l'alimentation électrique du bus	92
6.6	Exigences de cadencement de l'alimentation électrique du bus	94
6.6.1	Coupures de courte durée de l'alimentation électrique.....	94
6.6.2	Comportement en court circuit.....	94
7	Structure du protocole de transmission	94
7.1	Généralités	94
7.2	Codage de bits.....	95
7.2.1	Codage du bit de départ et du bit d'information.....	95
7.2.2	Codage de l'état d'arrêt	95
7.3	Description des trames	95
7.4	Types de trames	96
7.4.1	Trame en avant de 16 bits	96
7.4.2	Trame en avant de 24 bits	96
7.4.3	Trame en avant réservée	96
7.4.4	Trame en arrière.....	96
7.4.5	Trames en avant propriétaires	96
8	Cadencement	97
8.1	Cadencement de l'émetteur	97
8.1.1	Cadencement des bits de l'émetteur	97
8.1.2	Cadencement de séquence de trame de l'émetteur.....	97
8.2	Cadencement du récepteur	98
8.2.1	Cadencement des bits du récepteur.....	98
8.2.2	Violation du cadencement des bits du récepteur	100
8.2.3	Violation de taille de trame du récepteur.....	100
8.2.4	Cadencement de séquence de trame du récepteur	100
8.2.5	Réception des trames en arrière	101
8.3	Cadencement de l'émetteur à plusieurs maîtres.....	101
8.3.1	Cadencement des bits de l'émetteur à plusieurs maîtres	101
8.3.2	Cadencement de séquence de trame de l'émetteur à plusieurs maîtres	102
9	Mode de fonctionnement	103
9.8	Traitement des trames et commandes.....	103
9.8.1	Généralités	103
9.8.2	Trame reçue ou rejetée	103
9.8.3	Trame acceptée ou ignorée	103
9.8.4	Commande acceptée ou ignorée.....	104
9.8.5	Commande exécutée ou rejetée	104
9.1	Évitement de collisions, détection de collisions et récupération en cas de collision	104
9.1.1	Généralités	104
9.1.2	Évitement des collisions	104
9.1.3	Détection des collisions	105
9.1.4	Récupération en cas de collision	106

9.2	Transactions	108
9.3	Trames en avant double envoi et commandes double envoi	108
9.4	Itération des commandes	109
9.5	Utilisation d'une interface partagée	110
9.5.1	Généralités	110
9.5.2	Trames en arrière	110
9.5.3	Trames en avant.....	110
9.6	Utilisation de plusieurs alimentations électriques du bus	110
9.7	Exécution des commandes	110
10	Déclaration de variables	111
11	Définition des commandes.....	111
12	Procédures d'essai	111
Annexe A (informative) Informations de base pour les systèmes		112
A.1	Informations sur le câblage	112
A.2	Architectures de système	113
A.2.1	Généralités	113
A.2.2	Architecture à un seul maître	113
A.2.3	Architecture à plusieurs maîtres avec un contrôleur d'application	114
A.2.4	Architecture à plusieurs maîtres avec plus d'un contrôleur d'application	115
A.2.5	Architecture à plusieurs maîtres avec un dispositif d'entrée intégré	116
A.2.6	Architecture à plusieurs maîtres avec dispositif d'entrée et alimentation électrique intégrés	117
A.3	Détection des collisions	118
A.4	Explications des définitions de cadencement	120
A.4.1	Généralités	120
A.4.2	Cadencement du récepteur.....	120
A.4.3	Cadencement de l'émetteur	120
A.4.4	Zones grisées	120
A.5	Explication du calcul de la consommation de courant maximale	121
A.5.1	Alimentation électrique unique du bus	121
A.5.2	Alimentations électriques multiples du bus.....	123
A.5.3	Alimentations électriques redondantes du bus	123
A.6	Présentation générale des couches de communication	124
A.6.1	Généralités	124
A.6.2	Couche physique	125
A.6.3	Couche liaison de données.....	125
A.6.4	Couche réseau	125
A.6.5	Couche transport.....	126
A.6.6	Couche session	126
A.6.7	Couche présentation.....	126
A.6.8	Couche application	126
A.7	Effets de la combinaison des versions 1 et 2.y des dispositifs.....	126
Bibliographie.....		128
Figure 1 – Présentation graphique générale de l'IEC 62386.....		69
Figure 2 – Exemple de structure de système.....		77
Figure 3 – Communication entre les unités de bus (exemple)		78
Figure 4 – Exemple d'une interface partagée		81

Figure 5 – Exemple de cadencement du démarrage.....	86
Figure 6 – Mesurages des temps maximums de montée et de descente du signal	89
Figure 7 – Mesurages des temps minimums de montée et de descente du signal	90
Figure 8 – Comportement du courant de l'alimentation électrique du bus.....	93
Figure 9 – Comportement de la tension de l'alimentation électrique du bus.....	94
Figure 10 – Exemple de trame	95
Figure 11 – Bits à codage biphasé	95
Figure 12 – Exemple de cadencement de bits	97
Figure 13 – Illustration de la durée d'établissement	98
Figure 14 – Exemple de décision de cadencement du récepteur	100
Figure 15 – Exemple de décision de cadencement de la détection des collisions	106
Figure 16 – Exemple de récupération en cas de collision	108
Figure 20 – Traitement des trames et commandes	103
Figure A.1 – Exemple d'architecture à un seul maître	114
Figure A.2 – Exemple d'architecture à plusieurs maîtres avec un contrôleur d'application	115
Figure A.3 – Exemple d'architecture à plusieurs maîtres avec deux contrôleurs d'application	116
Figure A.4 – Exemple d'architecture à plusieurs maîtres avec un dispositif d'entrée intégré	117
Figure A.5 – Exemple d'architecture à plusieurs maîtres avec dispositif d'entrée et alimentation électrique du bus intégrés	118
Figure A.6 – Chronogramme de détection des collisions	120
Figure A.7 – Illustration du cadencement de l'émetteur et du récepteur	121
Figure A.8 – Valeurs de courant de l'alimentation électrique du bus.....	122
Figure A.9 – Couverture de la demande de courant	122
Figure A.10 – Combinaison de 4 alimentations électriques du bus	123
Figure A.11 – Alimentations électriques redondantes du bus	124
Tableau 1 – Composants de système	76
Tableau 2 – Émetteurs et récepteurs dans les unités de bus.....	79
Tableau 3 – Cadencement de coupure de l'alimentation électrique externe.....	83
Tableau 4 – Cadencement de coupure de l'alimentation électrique du bus.....	83
Tableau 5 – Coupures d'alimentation de courte durée.....	83
Tableau 6 – Cadencement du démarrage.....	85
Tableau 7 – Niveaux de tension du système	87
Tableau 8 – Niveaux de tension du récepteur	87
Tableau 9 – Niveaux de tension de l'émetteur.....	88
Tableau 10 – Caractéristiques assignées de courant	88
Tableau 11 – Temps de montée et de descente du signal.....	89
Tableau 12 – Tension de sortie de l'alimentation électrique du bus.....	91
Tableau 13 – Caractéristiques assignées de courant de l'alimentation électrique du bus	91
Tableau 14 – Comportement dynamique de l'alimentation électrique du bus	92
Tableau 15 – Comportement de cadencement en court-circuit	94

Tableau 16 – Cadencement des bits de l'émetteur	97
Tableau 17 – Valeurs de la durée d'établissement de l'émetteur	98
Tableau 18 – Démarrage du cadencement du récepteur au début d'un bit logique	99
Tableau 19 – Démarrage du cadencement du récepteur au niveau d'un front à l'intérieur d'un bit logique	99
Tableau 20 – Valeurs de la durée d'établissement du récepteur	101
Tableau 21 – Cadencement des bits de l'émetteur à plusieurs maîtres	102
Tableau 22 – Valeurs de la durée d'établissement de l'émetteur à plusieurs maîtres	102
Tableau 23 – Vérification d'un bit logique, en commençant par un front au début du bit	105
Tableau 24 – Vérification d'un bit logique, en commençant par un front à l'intérieur du bit	106
Tableau 25 – Cadencement de la récupération en cas de collision	107
Tableau 26 – Cadencement de l'itération des commandes de l'émetteur	109
Tableau 27 – Cadencement de l'itération des commandes du récepteur	110
Tableau A.1 – Longueur de câble maximale	113
Tableau A.2 – Modèle de couche OSI de l'IEC 62386	125
Tableau A.3 – Effets de la combinaison des versions 1 et 2.y des dispositifs	127

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

INTERFACE D'ÉCLAIRAGE ADRESSABLE NUMÉRIQUE –

Partie 101: Exigences générales – Composants de système

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

Cette version consolidée de la Norme IEC officielle et de son amendement a été préparée pour la commodité de l'utilisateur.

L'IEC 62386-101 édition 2.1 contient la deuxième édition (2014-11) [documents 34C/1098/FDIS et 34C/1111/RVD] et son amendement 1 (2018-05) [documents 34/418/CDV et 34/502/RVC].

Cette version Finale ne montre pas les modifications apportées au contenu technique par l'amendement 1. Une version Redline montrant toutes les modifications est disponible dans cette publication.

La Norme internationale IEC 62386-101 a été établie par le sous-comité 34C: Appareils auxiliaires pour lampes, du comité d'études 34 de l'IEC: Lampes et équipements associés.

Cette deuxième édition constitue une révision technique.

Cette édition inclut les modifications techniques majeures suivantes par rapport à l'édition précédente:

- a) collecte de toutes les exigences relatives au cadencement des bus définies dans l'IEC 62386-101:2009 et l'IEC 62386-102:2009 et reformulation des exigences relatives au cadencement pour faciliter l'élaboration d'une future norme de dispositifs de commande, en tenant notamment compte des exigences relatives aux systèmes à plusieurs maîtres. Les tolérances de 10 % ont été remplacées par des valeurs de cadencement minimales et maximales;
- b) intégration des exigences de cadencement de plusieurs maîtres;
- c) extension des trames en avant définies;
- d) ajout d'exigences relatives au câblage;
- e) amélioration des exigences relatives à l'alimentation électrique du bus;
- f) amélioration des séquences d'essai et description des séquences d'essai sous la forme d'un pseudo-code au lieu d'organigrammes.

La version française de cette norme n'a pas été soumise au vote.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

La présente Partie 101 est destinée à être utilisée conjointement avec la:

- Partie 102, qui contient les exigences générales pour le type de produit applicable (appareillage de commande), et avec la partie 2xx (exigences particulières pour l'appareillage de commande) appropriée
- Partie 103, qui contient les exigences générales pour le type de produit applicable (dispositifs de commande), et avec la partie 3xx (exigences particulières pour les dispositifs de commande) appropriée.

Une liste de toutes les parties de la série IEC 62386, publiées sous le titre général *Interface d'éclairage adressable numérique*, peut être consultée sur le site web de l'IEC.

Le comité a décidé que le contenu de la publication de base et de son amendement ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

IMPORTANT – Le logo "*colour inside*" qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

INTRODUCTION

L'IEC 62386 est composée de plusieurs parties désignées en référence en série. Les parties de la série 1xx constituent les spécifications de base. La Partie 101 contient les exigences générales relatives aux composants de système, la Partie 102 étend ces informations avec les exigences générales relatives aux appareillages de commande et la Partie 103 étend ces informations avec les exigences générales relatives aux dispositifs de commande.

Les parties de la série 2xx étendent les exigences générales relatives aux appareillages de commande aux extensions spécifiques aux lampes (principalement pour la rétrocompatibilité avec l'Édition 1 de l'IEC 62386) et aux caractéristiques spécifiques aux appareillages de commande.

Les parties de la série 3xx étendent les exigences générales relatives aux dispositifs de commande aux extensions spécifiques aux dispositifs d'entrée décrivant les types d'instance ainsi que certaines caractéristiques communes qui peuvent être combinées à plusieurs types d'instance.

Cette deuxième édition de l'IEC 62386-101 est destinée à être utilisée conjointement avec l'IEC 62386-102:2014 et l'IEC 62386-102:2014/AMD1:— et avec les différentes parties qui composent la série IEC 62386-2xx relatives aux appareillages de commande, ainsi qu'avec l'IEC 62386-103:2014 et l'IEC 62386-103:2014/AMD1:— et les différentes parties qui composent la série IEC 62386-3xx donnant des exigences particulières pour les dispositifs de commande. La présentation en parties publiées séparément facilitera les futurs amendements et révisions. Des exigences supplémentaires seront ajoutées si et quand le besoin en sera reconnu.

La Figure 1 ci-dessous illustre la configuration de la norme.

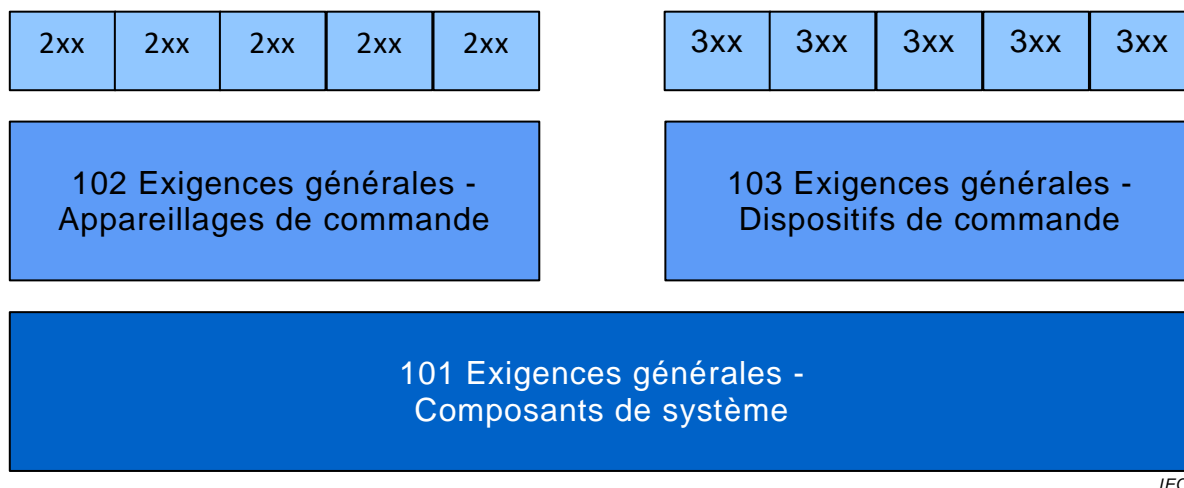


Figure 1 – Présentation graphique générale de l'IEC 62386

La présente partie de l'IEC 62386, tout en faisant référence à un article quelconque des deux autres parties de la série IEC 62386-1xx, spécifie la mesure dans laquelle un article s'applique et l'ordre dans lequel les essais sont à effectuer. Les parties contiennent également des exigences supplémentaires, s'il y a lieu.

Tous les nombres utilisés dans la présente Norme internationale sont des nombres décimaux, sauf indication contraire. Les nombres hexadécimaux sont donnés dans le format 0xVV, où VV est la valeur. Les nombres binaires sont donnés dans le format XXXXXXXXb ou dans le format XXXX XXXX, où X est 0 ou 1; "x" dans les nombres binaires signifie que "la valeur n'a pas d'influence".

INTERFACE D'ÉCLAIRAGE ADRESSABLE NUMÉRIQUE –

Partie 101: Exigences générales – Composants de système

1 Domaine d'application

La présente partie de l'IEC 62386 est applicable aux composants de système dans un système à bus pour la commande par des signaux numériques des appareils d'éclairage électroniques conformes aux exigences de l'IEC 61347 (toutes les parties), en ajoutant les alimentations en courant continu.

NOTE Les essais spécifiés dans la présente norme sont des essais de type. Les exigences relatives aux essais des unités de bus individuelles en cours de production ne sont pas incluses.

2 Références normatives

Les documents suivants cités dans le texte constituent, pour tout ou partie de leur contenu, des exigences du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 61347-1, *Appareillages de lampes – Partie 1: Exigences générales et exigences de sécurité*

IEC 62386-102:2014, *Interface d'éclairage adressable numérique – Partie 102: Exigences générales – Appareillage de commande*
IEC 62386-102:2014/AMD1:—¹

IEC 62386-103:2014, *Interface d'éclairage adressable numérique – Partie 103: Exigences générales – Dispositifs de commande*
IEC 62386-103:2014/AMD1:—²

IEC 61000-4-11, *Compatibilité électromagnétique (CEM) – Partie 4-11: Techniques d'essai et de mesure – Essais d'immunité aux creux de tension, coupures brèves et variations de tension*

¹ En cours d'élaboration. Stade au moment de la publication: IEC DECFDIS 62386-102/AMD1:2018.

² En cours d'élaboration. Stade au moment de la publication: IEC RFDIS 62386-103/AMD1:2018.